

# カーボンナノチューブを使った半導体メモリ NRAM の高速、低電力、高信頼な基本動作を実証

学校法人 中央大学

## 概 要

カーボンナノチューブを用いた半導体メモリ(NRAM)に最適な書き込み方法を提案し、140ナノメートルサイズの単体の素子の測定を行い、高速、低電力、大容量、高信頼な基本的な動作を世界で初めて実証しました。20ナノ秒の短い書き込みパルスで、20マイクロアンペア以下という高速かつ低電力な書き換えが可能です。書き換え時には100倍以上の大きな抵抗の変化が得られ、1つのメモリセルに複数のビットを記憶する、大容量な MLC(多値記憶)動作の可能性を示しました。また、信頼性に関してはフラッシュメモリの1000万倍に相当する、1000億(10の11乗)回の書き換えが可能であることを示しました。今後は10ナノメートルまで微細化し、ギガビット以上の統計データを評価することが必要ですが、以上の結果は将来 NRAM が「ユニバーサルメモリ」としてメインメモリ(DRAM)からストレージ(HDD や SSD)まで様々なメモリを置き換え、スマートフォンから企業向けサーバーまで、幅広い IT 機器の高速化、低電力化、高信頼化に貢献する潜在力があることを示しています。

**【注意事項】** 本内容については、6月12日午前11時以降(新聞社各社におかれましては、12日夕刊以降)の報道をお願いいたします。

**【研究者】** 竹内 健 中央大学理工学部 教授(電気電子情報通信工学科)

**【発表(雑誌・学会)】** 本研究成果は、2014年6月9日から12日(米国ハワイ時間)に米国・ハワイで開催される「VLSIテクノロジシンポジウム」で発表されます。論文名:23% Faster Program and 40% Energy Reduction of Carbon Nanotube Non-Volatile Memory with Over  $10^{11}$  Endurance

## 【研究内容】

中央大学 理工学部 教授 竹内 健のグループは米 Nantero 社と共同で、カーボンナノチューブを用いた半導体メモリ(NRAM)に最適な書き込み方法を提案し、140ナノメートルサイズの単体の素子の測定を行い、高速、低電力、大容量、高信頼な基本動作を実証しました。NRAM は Nantero 社が提案した新しい半導体メモリで、電圧印加や微小な電流を流すことで、カーボンナノチューブが接触(低抵抗化)、分離(高抵抗化)することで、データを記憶します(図1)。今回、NRAM 素子で構成されるメモリセルアレイ(図2)におけるばらつきや揺らぎに対して、メモリセルに印加する電圧を段階的に増加させることで安定に書き換える手法を提案し、20ナノ秒の短い書き込みパルスで、20マイクロアンペア以下という高速かつ低電力な書き換えを示しました(図3)。また、書き換え時には100倍以上の大きな抵抗の変化が得られました(図4)。大きな信号変化を得られたことで、1つのメモリセルに複数のビットを記憶する、大容量な MLC(多値記憶)動作が可能になると考えられます。さらに、信頼性に関しては1000億(10の11

乗)回の書き換えが可能であることを示しました(図4)。従来のフラッシュメモリは書き換え回数が1万回程度という制約があり、用途はデータを長期間保存するストレージに限られていました。今回の NRAM の書き換え回数は、フラッシュメモリの1000万倍に相当し、NRAM がストレージのみならず、メインメモリとして DRAM を置き換える可能性を示唆しています。

今回の評価結果は、140ナノメートルという大きなサイズで、単体の素子を測定したもので、NRAM を LSI として実用化するためにはごく初期段階の結果にすぎません。実用化に向けては素子を10ナノメートルまで微細化し、ギガビット以上の統計データを評価することが必要になります。今回の実験結果は開発のごく初期段階のもですが、将来 NRAM が「ユニバーサルメモリ」としてメインメモリ(DRAM)からストレージ(HDD や SSD)まで様々なメモリを置き換え、スマートフォンから企業向けサーバーまで、幅広い IT 機器の高速化、低電力化、高信頼化に貢献する大きな潜在力があることを示しています。



図 2

図 1

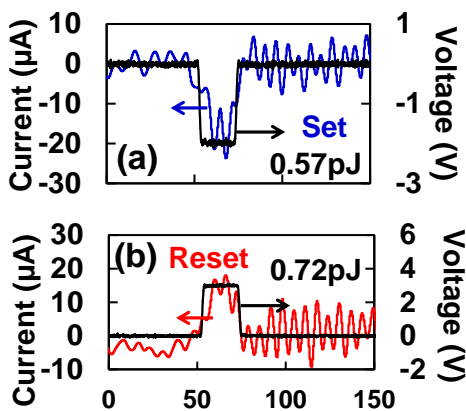


図 3

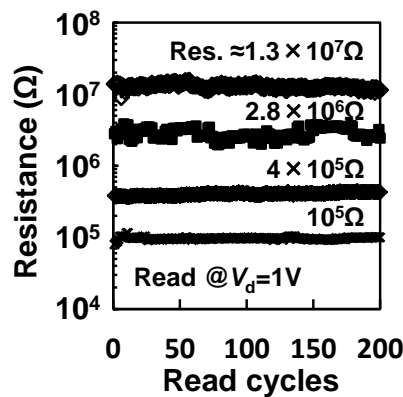


図 4

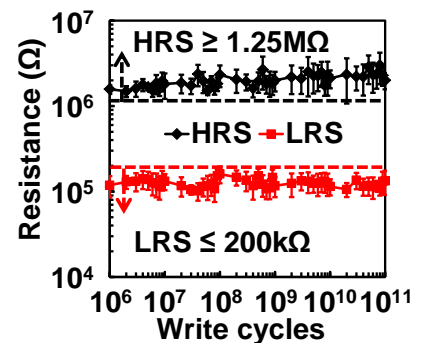


図 5

図1. カーボンナノチューブを使った半導体メモリ NRAM の構造(左上)、製造プロセス(右上)、低抵抗状態(左下)、高抵抗状態(右下)。カーボンナノチューブが接触することで低抵抗状態(左下)になり、分離することで高抵抗状態(右下)になります。図面は Nantero 社 (<http://www.nantero.com/>) 提供。

図2. NRAM で構成するメモリセルアレイ

図3. NRAM の低抵抗化(Set、上図)、高抵抗化(Reset、下図)時の印加パルスの電圧波形と動作電流。

20ナノ秒の書き換えパルスにより、20マイクロアンペア以下の低電流動作が可能です。

図4. NRAMのMLC(多値記憶)動作。低抵抗から高抵抗に変化する際に、抵抗が100倍変化するため

4つの状態を記憶することが可能になり、大容量のMLC(多値記憶)動作が可能になります。

図5. NRAM の $10^{11}$ 乗回の書き換えと高信頼動作。フラッシュメモリの1000万倍の書き換えが可能で、

NRAM がストレージのみならず、メインメモリとしてDRAM を置き換える可能性を示唆しています。

### 【お問い合わせ先】

<研究に関すること>

竹内 健 (タケウチ ケン)

中央大学理工学部 教授 (電気電子情報通信工学科)

TEL : 03-3817-7374

E-mail: takeuchi@takeuchi-lab.org

<広報に関すること>

加藤 裕幹 (カトウ ユウキ)

中央大学 研究支援室

TEL 03-3817-1603, FAX 03-3817-1677

E-mail: k-shien@tamajs.chuo-u.ac.jp

### 【用語解説】

注1)カーボンナノチューブ

炭素で構成される六員環が円筒状(チューブ状)に形成された物質。

注2)フラッシュメモリ

データの一括消去を特徴とする、電氣的にデータの読み書きが可能で、電源を切ってもデータが消えない半導体記憶装置。